

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-243598

(43)Date of publication of application : 02.09.1994

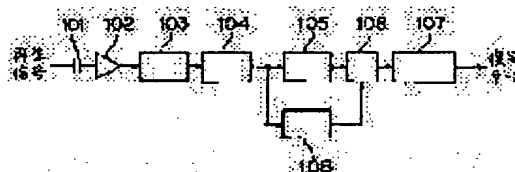
(51)Int.Cl. G11B 20/18
H03M 13/12

(21)Application number : 05-031699 (71)Applicant : SHARP CORP

(22)Date of filing : 22.02.1993 (72)Inventor : FUJIWARA TSUNEO
YAMAGUCHI TAKESHI**(54) DATA DETECTION SYSTEM FOR OPTICAL DISK****(57)Abstract:**

PURPOSE: To reduce an error in data detection as much as possible and to reproduce the recorded digital data with high density.

CONSTITUTION: A reproduced signal from an optical disk is inputted to a PR (1, 2, 1) equalizer circuit 105 through a capacitor 101, an amplifier 102, a low-pass filter 103 and an AGC circuit 104, and is equalized to a PR (1, 2, 1) characteristic. The reproduced signal equalized to the PR (1, 2, 1) characteristic making a clock signal extracted by a clock extraction part 108 the sampling timing is A/D converted by an A/D converter 106. The data of the reproduced signal A/D converted are operated by a viterbi decoder 107 related to that the data approximate to an expected value extremely when the state transition forwards through any path in a trellis diagram, and the data are decoded to the data corresponding to the maximum likelihood path.

**LEGAL STATUS**

[Date of request for examination] 17.02.2000

[Date of sending the examiner's decision of rejection] 03.06.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision 2003-12568 of rejection]

[Date of requesting appeal against examiner's decision of rejection] 03.07.2003

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-243598

(43)公開日 平成6年(1994)9月2日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 1 1 B 20/18	1 0 2	9074-5D		
H 0 3 M 13/12		8730-5J		

審査請求 未請求 請求項の数 1 O L (全 6 頁)

(21)出願番号 特願平5-31699

(22)出願日 平成5年(1993)2月22日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 藤原 恒夫

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72)発明者 山口 毅

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

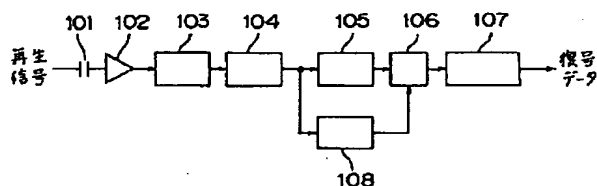
(74)代理人 弁理士 青山 葆 (外1名)

(54)【発明の名称】 光ディスクのデータ検出方式

(57)【要約】

【目的】 データ検出の誤りをできるだけ少なくでき、かつ、高密度に記録されたデジタルデータを再生できる光ディスクのデータ検出方式を提供する。

【構成】 光ディスクからの再生信号は、コンデンサ101、アンプ102、ローパスフィルタ103、AGC回路104を経由して、PR(1, 2, 1)等化回路105に入力され、PR(1, 2, 1)特性に等化される。クロック抽出部108で抽出されたクロック信号をサンプリングタイミングとして、上記PR(1, 2, 1)特性に等化された再生信号は、A/D変換器106によりA/D変換される。このA/D変換された再生信号のデータは、ビタビ復号器107によって、トレリス線図のどのパスを通して状態遷移が進めば最もデータと期待値とが近似するか演算され、この最も確からしいパスに対応するデータに復号される。



【特許請求の範囲】

【請求項1】 光ディスクに記録されているデジタルデータを再生するときのデータ検出方式であって、パーシャルレスポンス方式を利用して、再生信号をPR (1, 2, 1) 特性に等化した後、上記PR (1, 2, 1) 特性に等化された信号をビタビ復号により最尤復号することを特徴とする光ディスクのデータ検出方式。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、光ディスクに記録されているデジタルデータを再生する光ディスクのデータ検出方式に関する。

【0002】

【従来の技術】 従来、高密度記録された光ディスクの再生信号のデータ検出方式として、パーシャルレスポンス方式により再生信号をPR (1, 1) 特性に等化して、この等化された再生信号をビタビ復号により最尤復号するものがある (M. Tobita, "Viterbi Detection of Partial Response on a Magneto Optical Recording Channel"; SPIE Vol. 1663 Optical Data Storage (1992) p166-p173)。

【0003】

【発明が解決しようとする課題】 ところが、上記従来の光ディスクのデータ検出方式は、さらに高密度に記録されているデジタルデータを再生する場合、高周波数域のノイズの増大、データ間の相互影響により再生信号の品質が低下して、データ検出の誤り率が高くなるという問題がある。

【0004】 そこで、この発明の目的は、高密度に記録されたデジタルデータの再生時に生じる高周波数域のノイズの増大、データ間の相互影響を除去すべく、再生信号の特性をPR (1, 1) 特性とは別のPR特性であって、PR (1, 1) 特性と比較して、孤立ビットの再生波形が時間軸方向に拡大するようなPR特性に等化して、この再生信号をビタビ復号により最尤復号することにより、特に高密度に記録されたデジタルデータについて、誤りの少ないデータ検出ができる光ディスクのデータ検出方式を提供することにある。

【0005】

【課題を解決するための手段】 上記目的を達成するため、この発明の光ディスクのデータ検出方式は、光ディスクに記録されているデジタルデータを再生するときのデータ検出方式であって、パーシャルレスポンス方式を利用して、再生信号をPR (1, 2, 1) 特性に等化した後、上記PR (1, 2, 1) 特性に等化された信号をビタビ復号により最尤復号することを特徴としている。

【0006】

【作用】 上記光ディスクのデータ検出方式によれば、光ディスクに記録されたデジタルデータの再生信号をPR

(1, 2, 1) 特性に等化する。そして、上記PR

(1, 2, 1) 特性に等化された信号をビタビ復号により最尤復号する。

【0007】 したがって、従来のPR (1, 1) 特性に等化された再生信号に比べて、PR (1, 2, 1) 特性で等化された再生信号の成分は周波数帯域の低域側にシフトして、たとえ従来より高密度に記録されたデジタルデータであっても、見掛け上、その再生信号は比較的高密度でないデジタルデータの再生信号として検出できる。また、上記再生信号の周波数特性は穏やかな遮断特性を有し、高域の信号成分を抑圧するから、高域で増加するノイズを低減する。また、上記再生信号の波形の両端の減衰振動が小さくなるから、サンプリング点が多少ずれてもデータ間の影響を少なくする。したがって、従来に比して、データ検出の誤り率を低くできると共に、より高密度に記録されたデジタルデータにおいて、誤り率を悪化させることなくデータ検出できる。

【0008】

【実施例】 以下、この発明の光ディスクのデータ検出方式を一実施例により詳細に説明する。

【0009】 図1はこの発明の一実施例のデータ検出回路の構成を示しており、101は図示しない光ディスクに記録されたデジタルデータの再生信号が一端に入力されるコンデンサ、102は上記コンデンサ101の他端に接続され、上記コンデンサ101を介して入力された再生信号を増幅するアンプ、103は上記アンプ102で増幅された再生信号の高域の余分な信号を除去するローパスフィルタ、104は上記ローパスフィルタ103で高域の余分な信号を除去した再生信号を光ディスクの反射率変動等による振幅変動を除去するAGC (自動利得制御) 回路である。また、105は上記AGC回路104で振幅変動を除去した再生信号をPR (1, 2, 1) 特性に等化するPR (1, 2, 1) 等化回路、108は上記AGC回路104で振幅変動を除去した再生信号からPLL (フェーズロックループ) 回路によりクロック信号を抽出するクロック抽出部、106は上記PR (1, 2, 1) 等化回路105からの再生信号と上記クロック抽出部108からのクロック信号とを受けて、上記再生信号を上記クロック信号に基づくサンプリング点毎にA/D変換するA/D変換器、107は上記A/D変換器106からのA/D変換された再生信号を表す信号をビタビ復号するビタビ復号器である。

【0010】 上記PR (1, 2, 1) 等化回路105は、3タップトランスバーサルフィルタからなり、図2に示すように、上記AGC回路104から振幅変動を除去した再生信号である入力信号を乗算器303により乗算した信号と、上記入力信号を遅延回路301で遅延して、乗算器304により乗算した信号と、上記入力信号を遅延回路301と遅延回路302とで遅延して、乗算器305により乗算した信号とを加算器306により加

算して、その加算結果を出力信号として出力する。このPR (1, 2, 1) 等化回路105によって、PR

(1, 2, 1) 特性に等化された再生信号は図3に示すアイパターンとなり、前後の記録ビットの波形干渉を利用して、上記サンプリング点 (位相が \cdots 1, 0, 1 \cdots の点) で5つの信号レベルとなる。なお、上記乗算器303, 304, 305の夫々の乗算係数は、等化前の孤立ビットの再生信号波形と、目標とする等化後の孤立ビットの再生信号波形とから算出して調節するか、再生信号のアイパターン等を観察しながら調整して設定する。例えば、光ディスクに記録された孤立した1ビットを再生すると、その再生信号は図4に示すような波形Aとなる。この再生信号の波形Aは、上記乗算器303, 304, 305の夫々の乗算係数を正しく調節して、目標とする波形Bとする。このときの波形Bの1サンプリング点毎 (図4の矢印で示す1ビット分の間隔) の振幅比は、波形中央が2、その両側が1、その他が0のいわゆるPR (1, 2, 1) 特性となる。したがって、上記PR (1, 2, 1) 特性に等化後の再生信号は、PR (1, 1) 特性に比べて周波数帯域が低域側にシフトする一方、周波数特性は緩やかな遮断特性となると共に、波形両端の減衰振動が小さくなる。

【0011】上記PR (1, 2, 1) 特性に等化され、A/D変換器106によりA/D変換されたデータは、図6のトレリス線図に示すように、4つの状態S₀₀, S₁₀, S₀₁, S₁₁のたたみ込み符号と等価とみなすことができる。図6において、矢印は状態の遷移を表し、/を挟んだ添え字は/の左側の0, 1がその状態遷移に対応する記録されたデジタルデータ、/の右側が状態遷移が起きたときに理想的なPR (1, 2, 1) 特性に等化された信号が取るべき期待値d₀, d₁, d₂, d₃, d₄である。

【0012】上記ビタビ復号器107は、図5に示すような構成をしており、上記4つの状態S₀₀, S₁₀, S₁₁, S₀₁について、夫々、以下の演算を行い、各演算結果を用いて最尤復号して、その復号した復号データを出力する。

【0013】まず、上記状態S₀₀では、上記A/D変換器106によりA/D変換されたデジタルデータである入力データを受けて、図5に示すブランチメトリック演算器501Aは、状態S₀₀から状態S₀₀への遷移の確からしさ (以下、ブランチメトリックという。) を算出する。また、上記入力データを受けて、ブランチメトリック演算器501Hは、状態S₀₁から状態S₀₀への遷移のブランチメトリックを算出する。上記ブランチメトリック演算器501Aからのブランチメトリックを表す信号と、後述するパスメトリックメモリ505Aからの過去の状態遷移経路 (以下、パスという。) の確からしさ (以下、パスメトリックという。) を表す信号とを受け、加算器502Aはこのブランチメトリックとパスメ

トリックとを加算して、過去から現在に至るまでのパスメトリックを算出する。上記ブランチメトリック演算器501Hからのブランチメトリックを表す信号と、後述するパスメトリックメモリ505Dからの過去のパスメトリックを表す信号とを受け、加算器502Hはこのブランチメトリックとパスメトリックとを加算して、過去から現在に至るまでのパスメトリックを算出する。そして、上記加算器502Aと加算器502Hからの過去から現在に至るまでのパスメトリックを表す信号を受け、比較器503Aはこれらパスメトリックのどちらが確からしいか大きさを比較し、大きい方をより確からしいとして、この比較結果を表す信号を出力する。上記加算器502Aと加算器502Hからのパスメトリックを表す信号と、上記比較器503Aからの比較結果を表す信号とを受け、選択器504Aはこれらパスメトリックの確からしい方を選択して、選択されたパスメトリックを表す信号を出力する。このように、上記加算器502A, 502H、比較器503A、選択器504Aは加算比較選択部 (以下、ACS部という。) を構成している。さらに、上記選択器504Aからの選択されたパスメトリックを表す信号を受け、パスメトリックメモリ505Aは選択されたパスメトリックを格納して、このパスメトリックを表す信号を出力する。なお、このパスメトリックは、次ぎの入力データを入力したときに、状態S₀₀から状態S₀₀への遷移または状態S₀₀から状態S₁₀への遷移に対する過去のパスメトリックとなる。一方、上記比較器503Aからの比較結果を表す信号を受けて、パス選択器506Aはパスメトリックの確からしい方がどのような状態遷移であったかを表す信号を出力する。

【0014】また、上記状態S₁₀では、上記ブランチメトリック演算器501B, 501Cは入力データを受けて、ブランチメトリック演算器501Bは、状態S₀₀から状態S₁₀への遷移のブランチメトリックを算出して、ブランチメトリック演算器501Cは、状態S₀₁から状態S₁₀への遷移のブランチメトリックを算出する。上記ブランチメトリック演算器501Bからのブランチメトリックを表す信号と、上記パスメトリックメモリ505Aからの過去のパスメトリックを表す信号とを受け、加算器502Bはこのブランチメトリックとパスメトリックとを加算して、過去から現在に至るまでのパスメトリックを算出する。上記ブランチメトリック演算器501Cからのブランチメトリックを表す信号と、後述するパスメトリックメモリ505Dからの過去のパスメトリックを表す信号とを受け、加算器502Cはこのブランチメトリックとパスメトリックとを加算して、過去から現在に至るまでのパスメトリックを算出する。そして、上記加算器502Bと加算器502Cからの過去から現在に至るまでのパスメトリックを表す信号を受け、比較器503Bはこれらパスメトリックのどちらが確からしいか大きさを比較し、大きい方をより確からしいとして、

この比較結果を表す信号を出力する。上記加算器502Bと加算器502Cからのパスメトリックを表す信号と、上記比較器503Bからの比較結果を表す信号とを受け、選択器504Bはこれらパスメトリックの確からしい方を選択して、選択されたパスメトリックを表す信号を出力する。このように、上記加算器502B、502C、比較器503B、選択器504BはACS部を構成している。さらに、上記選択器504Bからの選択されたパスメトリックを表す信号を受け、パスメトリックメモリ505Bは選択されたパスメトリックを格納して、このパスメトリックを表す信号を出力する。なお、このパスメトリックは、次の入力データを入力したときに、状態S10から状態S01への遷移または状態S10から状態S11への遷移に対する過去のパスメトリックとなる。一方、上記比較器503Bからの比較結果を表す信号を受けて、パス選択器506Bはパスメトリックの確からしい方がどのような状態遷移であったかを表す信号を出力する。

【0015】また、上記状態S11では、上記ブランチメトリック演算器501D、501Eは入力データを受けて、ブランチメトリック演算器501Dは、状態S10から状態S11への遷移のブランチメトリックを算出して、ブランチメトリック演算器501Eは、状態S11から状態S11への遷移のブランチメトリックを算出する。上記ブランチメトリック演算器501Dからのブランチメトリックを表す信号と、上記パスメトリックメモリ505Bからの過去のパスメトリックを表す信号とを受け、加算器502Dはこのブランチメトリックとパスメトリックとを加算して、過去から現在に至るまでのパスメトリックを算出する。上記ブランチメトリック演算器501Eからのブランチメトリックを表す信号と、後述するパスメトリックメモリ505Cからの過去のパスメトリックを表す信号とを受け、加算器502Eはこのブランチメトリックとパスメトリックとを加算して、過去から現在に至るまでのパスメトリックを算出する。そして、上記加算器502Dと加算器502Eからの過去から現在に至るまでのパスメトリックを表す信号を受け、比較器503Cはこれらパスメトリックのどちらが確からしいか大きさを比較し、大きい方をより確からしいとして、この比較結果を表す信号を出力する。上記加算器502Dと加算器502Eからのパスメトリックを表す信号と、上記比較器503Cからの比較結果を表す信号とを受け、選択器504Cはこれらパスメトリックの確からしい方を選択して、選択されたパスメトリックを表す信号を出力する。このように、上記加算器502D、502E、比較器503C、選択器504CはACS部を構成している。さらに、上記選択器504Cからの選択されたパスメトリックを表す信号を受け、パスメトリックメモリ505Cは選択されたパスメトリックを格納して、このパスメトリックを表す信号を出力する。なお、

このパスメトリックは、次の入力データを入力したときに状態S11から状態S01への遷移または状態S11から状態S11への遷移に対する過去のパスメトリックとなる。一方、上記比較器503Cからの比較結果を表す信号を受けて、パス選択器506Cはパスメトリックの確からしい方がどのような状態遷移であったかを表す信号を出力する。

【0016】また、上記状態S01では、上記ブランチメトリック演算器501F、501Gは入力データを受けて、ブランチメトリック演算器501Fは、状態S11から状態S01への遷移のブランチメトリックを算出して、ブランチメトリック演算器501Gは、状態S10から状態S01への遷移のブランチメトリックを算出する。上記ブランチメトリック演算器501Fからのブランチメトリックを表す信号と、上記パスメトリックメモリ505Cからの過去のパスメトリックを表す信号とを受け、加算器502Fはこのブランチメトリックとパスメトリックとを加算して、過去から現在に至るまでのパスメトリックを算出する。上記ブランチメトリック演算器501Gからのブランチメトリックを表す信号と、上記パスメトリックメモリ505Bからの過去のパスメトリックを表す信号とを受け、加算器502Gはこのブランチメトリックとパスメトリックとを加算して、過去から現在に至るまでのパスメトリックを算出する。そして、上記加算器502Fと加算器502Gからの過去から現在に至るまでのパスメトリックを表す信号を受け、比較器503Dはこれらパスメトリックのどちらが確からしいか大きさを比較し、大きい方を確からしいとして、この比較結果を表す信号を出力する。上記加算器502Fと加算器502Gからのパスメトリックを表す信号と、上記比較器503Cからの比較結果を表す信号とを受け、選択器504Dはこれらパスメトリックの確からしい方を選択して、選択されたパスメトリックを表す信号を出力する。このように、上記加算器502F、502G、比較器503D、選択器504DはACS部を構成している。さらに、上記選択器504Dからの選択されたパスメトリックを表す信号を受け、パスメトリックメモリ505Dは選択されたパスメトリックを格納して、このパスメトリックを表す信号を出力する。なお、このパスメトリックは、次の入力データを入力したときに、状態S01から状態S00への遷移または状態S01から状態S10への遷移に対する過去のパスメトリックとなる。一方、上記比較器503Dからの比較結果を表す信号を受けて、パス選択器506Dはパスメトリックの確からしい方がどのような状態遷移であったかを表す信号を出力する。

【0017】次に、上記パス選択器506A、506B、506C、506Dからのパスメトリックの確からしい方がどのような状態遷移であったかを表す信号を受けて、パス履歴メモリ507はこれらパスメトリックの

確からしい方の状態遷移の情報を格納する。そして、順次入力データを演算して、特定数の入力データを入力すると、上記バス履歴メモリ507からの生き残ったバスを表す信号を受け、生き残りバス選択器508はこの信号を逆にたどって、最も確からしいバスを選択すると共に、この最も確からしいバスに対応するデータを復号して、復号データを出力する。すなわち、上記ビタビ復号器107は、図6に示すトレリス線図に沿って、どのようなバスを通して状態遷移が進めば最も入力データと期待値とが近似するか、入力データが入力される毎に順次決定して、最終的に生き残ったバスによりデータを復号するものである。

【0018】なお、上記ブランチメトリック演算器501A、501B、501C、501D、501E、501F、501G、501Hは、次式によりブランチメトリックを計算する（計算されたブランチメトリックの値が大きいほどより確からしい）。

【0019】

$$\begin{aligned} 501A & \dots 2y_k d_0 - d_0^2 \\ 501B \text{ および } 501H & \dots 2y_k d_1 - d_1^2 \\ 501C \text{ および } 501G & \dots 2y_k d_2 - d_2^2 \\ 501D \text{ および } 501F & \dots 2y_k d_3 - d_3^2 \\ 501E & \dots 2y_k d_4 - d_4^2 \end{aligned}$$

y_k : ビタビ復号器に入力されるデータ

$d_0 \sim d_4$: 各状態遷移が起きたときに理想的なPR

(1, 2, 1) 特性の信号がとるべき期待値

このように、従来の光ディスクに記録されたデジタルデータの再生信号に比べ、PR(1, 2, 1)特性に等化された再生信号の成分は周波数帯域の低域側にシフトして、たとえ高密度に記録されたデータであっても、その再生信号はビタビ復号することにより、高密度でないデータと同じように扱うことができる。また、上記再生信号の周波数特性は緩やかな遮断特性を有し、高周波数域の信号成分を抑圧するから、高周波数域で増加するノイズを低減する。また、上記再生信号の波形の両端の減衰振動が小さくなるから、サンプリング点が多少ずれてもデータ間の影響を少なくできる。したがって、従来に比してデータ検出の誤り率を低くすることができる。また、従来より高密度に記録されたデジタルデータにおいて、誤り率を悪化させることなくデータ検出することができる。

【0020】上記実施例では、上記PR(1, 2, 1)等化回路105を構成するトランスバーサルフィルタのタップ数は3であるが、タップ数はこれに限らず、適宜なタップ数にしてもよい。また、PR(1, 2, 1)等化回路の構成はこれに限らないのは勿論である。

【0021】また、上記実施例では、図1に示す構成において、上記A/D変換器106はPR(1, 2, 1)等化回路105の後に配置しているが、A/D変換器をPR(1, 2, 1)等化回路の前に配置して、PR(1, 2, 1)等化回路をデジタルフィルタで構成してもよい。

【0022】

【発明の効果】以上より明らかなように、この発明の光ディスクのデータ検出方式は、光ディスクに記録されているデジタルデータを再生するとき、パーシャルレスポンス方式を利用して、光ディスクの再生信号をPR(1, 2, 1)特性に等化した後、このPR(1, 2, 1)特性に等化された信号をビタビ復号により最尤復号するものである。

【0023】したがって、この発明によれば、再生信号の成分は周波数特性の低域側にシフトするから、従来より高密度に記録されたデジタルデータであっても、見掛け上、再生信号は比較的高密度な記録でないデジタルデータの再生信号として検出することができる。また、上記再生信号の周波数特性はPR(1, 1)特性で等化したものよりもより緩やかな遮断特性を有するから、高周波数域の信号成分を抑圧して、高周波数域で増加するノイズを低減できる。また、上記再生信号の波形の両端の減衰振動が小さいから、サンプリング点が多少ずれてもデータ間の影響を少なくできる。したがって、従来に比してデータ検出の誤り率を低くすることができると共に、高密度に記録されたデジタルデータの再生においても、誤り率を悪化させることなくデータ検出することができる。

【図面の簡単な説明】

【図1】 図1はこの発明の一実施例を示すブロック図である。

【図2】 図2は上記実施例のPR(1, 2, 1)等化回路の構成図である。

【図3】 図3は上記実施例のPR(1, 2, 1)特性に等化された信号のアイパターンを示す図である。

【図4】 図4は上記実施例の1ビットの再生信号の波形を示す図である。

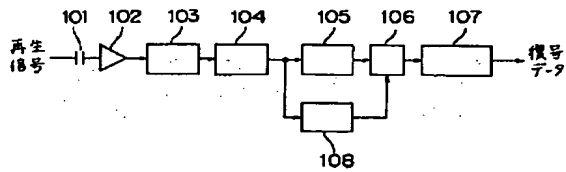
【図5】 図5は上記実施例のビタビ復号器の構成図である。

【図6】 図6は上記実施例のトレリス線図である。

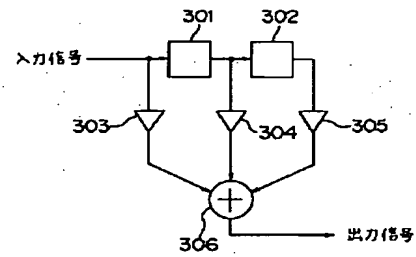
【符号の説明】

101…コンデンサ、102…アンプ、103…ローパスフィルタ、104…AGC回路、105…PR(1, 2, 1)等化回路、106…A/D変換器、107…ビタビ復号器、108…クロック抽出部。

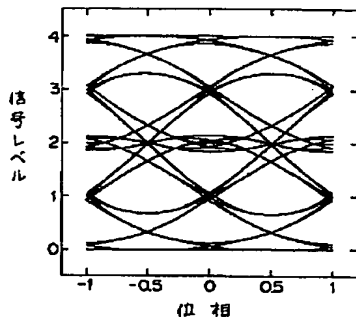
【図 1】



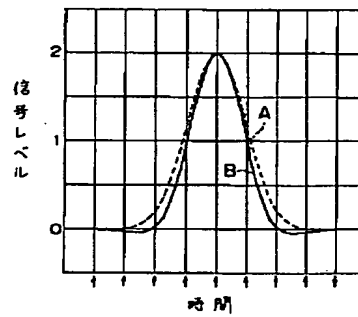
【図 2】



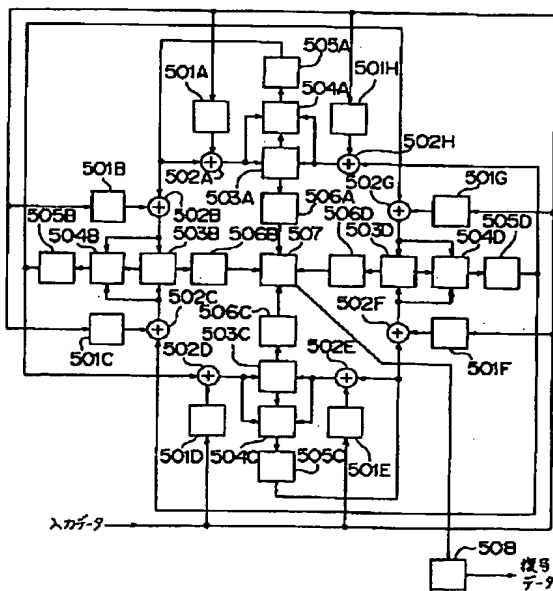
【図 3】



【図 4】



【図 5】



【図 6】

